

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-077917

(43)Date of publication of application : 18.03.1994

(51)Int.Cl.

H04H 5/00
H04B 1/18

(21)Application number : 04-225658

(71)Applicant : ROHM CO LTD

(22)Date of filing : 25.08.1992

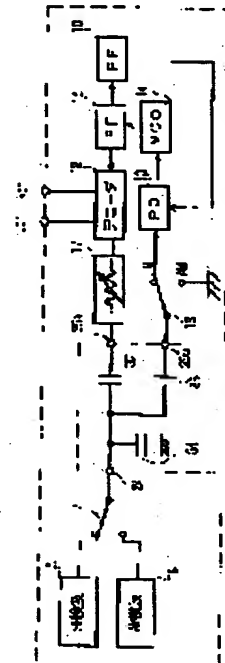
(72)Inventor : ASHIDA HIROYUKI

(54) FM/AM RECEIVING CIRCUIT

(57)Abstract:

PURPOSE: To reduce the number of terminals and to decrease the number of parts by allowing a first capacitor connected to a detecting signal output terminal to be served also as both of FM and AM low-pass filters and allowing a second capacitor to be served also as both of a high-pass filter for removing FM sound and the AM low-pass filter.

CONSTITUTION: A detecting signal output terminal 24 and a detecting signal input terminal 25a are connected by a coupling capacitor 37, and the terminal 24 and a detecting signal input terminal 25b are connected by a low-cut capacitor 38. Further, the terminal 24 is grounded through a capacitor 34. At the time of FM reception, the capacitor 34 forms an LPF about at a cut-off frequency 300kHz with the output impedance of a detection circuit. This FM detecting signal is inputted through the coupling capacitor 37 to the terminal 25a. On the other hand, since a switching circuit 18 is changed over to the ground side at the time of AM reception, the LPF is composed of the output impedances of the capacitor 38 and terminal 24. Therefore, the number of terminals is reduced and the number of parts is decreased.



LEGAL STATUS

[Date of request for examination] 21.09.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3012741

[Date of registration] 10.12.1999

[Number of appeal against examiner's decision of rejection]

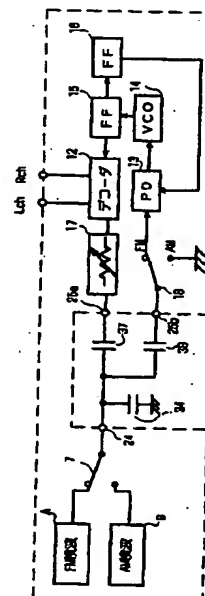
[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right] 10.12.2002

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(11)特許出願公開番号



【特許請求の範囲】

【請求項1】 FM検波信号またはAM検波信号を出力する検波信号出力端子と、

前記検波信号出力端子に接続される第1および第2の検波信号入力端子と、

前記第1の検波信号入力端子を音声回路に接続し、その入力インピーダンスをFM検波信号出力時には高く設定し、AM検波信号出力時には低く設定する可変抵抗回路と、

前記第2の検波信号入力端子を、FM検波信号入力時には前記音声回路に接続し、AM検波信号入力時には接地する第1のスイッチ回路と、

前記音声回路に接続される左右2チャンネルの音声信号出力端子と、

を有するFM/AM受信回路であって、

前記検波信号出力端子をFM中間周波除去用コンデンサを介して接地し、前記検波信号出力端子と第1の検波信号入力端子とをカップリングコンデンサで接続し、さらに、前記検波信号出力端子と第2の検波信号入力端子とをローカットコンデンサで接続することを特徴とするFM/AM受信回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、FM/AM受信回路に関し、特に、1チップで構成されるチューナICに関する。

【0002】

【従来の技術】FM/AM受信器においては、低コスト化、小型化を実現するため部品点数を少なくすることが要請されている。このため、FM/AMのフロントエンドから音声信号出力回路までを1チップ化したFM/AMチューナICが実用化されている。その例を図5に示す。FM/AMチューナICは、受信部および音声回路部からなり、受信部はFM受信部およびAM受信部からなっている。FM受信部はFMフロントエンド回路1、中間周波増幅回路2、検波回路3で構成されている。FMフロントエンド回路1はRFアンプ、混合回路、局部発振回路等からなっている。中間周波増幅回路2は、10.7MHzに変換されたFM信号を増幅する。混合回路と中間周波増幅回路は中間周波トランスおよびセラミックフィルタで接続される。検波回路3は10.7MHzのFM波から左右両チャンネルの音声の和信号（メインチャンネル）、差信号（サブチャンネル）および19kHzのパイロット信号からなるコンボジット信号を取り出す回路である。AM受信部はAMフロントエンド回路4、中間周波増幅回路5、検波回路6で構成されている。AMフロントエンド回路4はRF増幅回路、混合回路、局部発振回路等からなっている。中間周波増幅回路5は中間周波数455kHzの増幅回路である。検波回路6は一般的なダイオード検波回路であり、455kHz

のAM波から検波信号を取り出す。FM検波信号およびAM検波信号はスイッチ回路7に入力される。スイッチ回路7はFM検波信号またはAM検波信号の一方をアンプ8に出力する。選択された信号はアンプ8で増幅されたのち検波出力端子24から出力される。なお、スイッチ回路7の選択は図示しない選択信号端子から入力される選択信号によって制御される。

【0003】ここで、AM検波信号（音声信号）はその帯域特性により高音部が抑制されているため、そのまま再生すると低音部のみが強調されたいわゆる「こもった」音になる。さらに、AM放送の場合9kHz（9000Hz）間隔で放送周波数が割り当てられているため、周波数が隣接する放送局のキャリアが9000Hzの音声信号として検波されビートノイズとなる場合がある。このため、AM検波回路6とスイッチ回路7との間に端子22、23を設け、端子間にコンデンサ31、抵抗32を直列に接続するとともに、コンデンサ33を介して端子23を接地している。コンデンサ31は数十nF程度の容量を有し、AM検波回路6の出力インピーダンスとでローカットフィルタを構成して低音部を抑制し高音部とのバランスをとるようにしている。また、抵抗32とコンデンサ33は $f \approx 1/2\pi RC$ で決定されるハイパスフィルタを構成し、ビートノイズや高音域の成分を除去するようにしている。

【0004】一方、音声回路部は主としてFMのステレオ信号復調回路からなっている。この回路はPLLを用いたスイッチング方式のステレオ信号復調回路である。検波信号入力端子25から入力された検波信号（特にFM検波信号）はアンプ10、11を介してデコーダ12および位相検波回路13に供給される。デコーダ12は、メインチャンネル信号とサブチャンネル信号とを加算した信号を38kHzの半波ごとにLチャンネル、Rチャンネル信号にスイッチング信号する回路である。38kHzの信号はフリップフロップ15から与えられる。位相検波回路13はFM検波信号に含まれる19kHzのパイロット信号と前記38kHzの信号を1/2にカウントダウンして得た19kHzの信号とを比較する回路である。比較結果の直流成分信号が電圧制御型発振器（VCO）14に与えられる。VCO14は位相検波回路13の制御により、パイロット信号の4倍の周波数の76kHzを発振出力する。この76kHzの発振波がフリップフロップ15に与えられる。フリップフロップ15は76kHzの矩形波を1/2にカウントダウンしてデコーダ12およびフリップフロップ16に出力する。デコーダ12に与えられる38kHzの矩形波は正確にデューティ比50%である必要があるため、76kHzの信号をフリップフロップでカウントダウンするようにしている。

【0005】ここで、検波信号出力端子24と検波信号入力端子25との間にはカップリングコンデンサ35が

接続される。このコンデンサ35は、直流成分をカットするためのものであるが入力段（アンプ10, 11）の入力インピーダンスとでハイパスフィルタを構成するため、音声周波数の低域が減衰しないように数 μ F程度の大きいものを用いる。さらに、検波信号出力端子24はコンデンサ34を介して接地されている。このコンデンサ34はFM中間周波（10.7MHz）およびその高調波成分を除去するためのバイパスコンデンサである。このコンデンサはアンプ8の出力インピーダンスとでローパスフィルタを構成するが、十分に小容量のコンデンサを用いることで音声周波数（FMのサブチャンネルを含む）には影響を及ぼさない。

【0006】また、アンプ11と位相検波回路13との間には端子26、27によりコンデンサ36が接続される。このコンデンサは位相検波回路13の入力インピーダンスとでハイパスフィルタを構成し、FMの音声信号（メインチャンネル）を抑制する。これは、過大な音声信号が位相検波回路13に入力されることにより、PLLの動作が不安定になることを防止するためのものである。

【0007】デコーダ12が分離した左右2チャンネルの音声信号は音声信号端子28、29から出力される。また、検波信号入力端子からAM検波信号が入力される場合にはデコーダ10は単なるアンプとして機能し、音声信号出力端子28、29に同じ信号を出力する。

【0008】

【発明が解決しようとする課題】以上のようなFM/AMチューナICにおいて、図示したもののみで10個の端子が必要である。これ以外に電源端子、接地端子、調整用端子、切換信号入力端子などを含めると、非常に多くの端子が必要となる。さらに、図示したもののみでも外付けされるバルク部品数は6個である。

【0009】ところで、IC化された受信回路の場合、回路は十分に小型化が可能であるため、端子数でICの大きさが規定されてしまい、端子数が多いと小型化の妨げになるという問題がある。また、このような受信回路はコスト的に極めてシビアであり、外付け部品の1個分の価格、実装工程の手間のみでも減少させたいという要請がある。

【0010】この発明は、端子数を少なくし、部品点数を減少させたFM/AM受信回路を提供することを目的とする。

【0011】

【課題を解決するための手段】この発明は、FM検波信号またはAM検波信号を出力する検波信号出力端子と、前記検波信号出力端子に接続される第1および第2の検波信号入力端子と、前記第1の検波信号入力端子を音声回路に接続し、その入力インピーダンスをFM検波信号出力時には高く設定しAM検波信号出力時には低く設定する可変抵抗回路と、前記第2の検波信号入力端子をF

M検波信号入力時には前記音声回路に接続しAM検波信号入力時には接地する第1のスイッチ回路と、前記音声回路に接続される左右2チャンネルの音声信号出力端子と、を有するFM/AM受信回路であって、前記検波信号出力端子をFM中間周波除去用コンデンサを介して接地し、前記検波信号出力端子と第1の検波信号入力端子とをカップリングコンデンサで接続し、さらに、前記検波信号出力端子と第2の検波信号入力端子とをローカットコンデンサで接続することを特徴とする。

【0012】

【作用】この発明のFM/AM受信回路では、上記の構成により、FM受信時には、検波回路の出力インピーダンスとFM中間周波除去用のコンデンサによりローパスフィルタが構成されFM中間周波、高調波が除去される。さらに、カップリングコンデンサおよび高抵抗の可変抵抗回路によりハイパスフィルタが構成され極低音部および直流成分がカットされる。さらに、第2の検波信号入力端子に入力される（位相検波用の）信号については、ローカットコンデンサと音声回路の入力インピーダンスにより構成されたハイパスフィルタによりFMのメインチャンネルの信号が除去される。

【0013】また、AM受信時には第1の検波信号入力端子にAM音声信号が入力されるが、ローカットコンデンサが接地されることによりビートノイズ等の高音域がカットされ、カップリングコンデンサと低抵抗の可変抵抗回路とでハイパスフィルタが構成され音声帯域のバランスをとることができる。

【0014】

【実施例】図1はこの発明の実施例であるFM/AMチューナICの一部回路図である。

【0015】図5に示した従来のFM/AMチューナと同一部分には同一番号を付して説明を省略する。このICは以下の点が図5のICと異なっている。

【0016】①AM検波回路の信号（検波信号）を直接スイッチ回路7に入力する点

②検波信号入力端子を25a、25bの2個設けた点

③検波信号入力端子25bと位相検波器13との間にスイッチ回路18を設け、FM受信時には検波信号入力端子25bを位相検波器13に接続し、AM受信時には検波信号入力端子25bを接地するようにした点

④検波信号入力端子25aとデコーダ12との間に入力インピーダンスを変化する可変抵抗回路17を設け、FM受信時には入力インピーダンスを高く設定し、AM受信時には入力インピーダンスを低く設定するようにした点

このFM/AMチューナICで、検波信号入力端子25aには検波信号のうち音声信号（メインチャンネル、サブチャンネルおよびAM検波信号）が入力される端子であり、検波信号入力端子25bはFMステレオ分離用の19kHzのパイロット信号が入力される端子である。

10

20

30

40

50

検波信号出力端子24と検波信号入力端子25aとは、カップリングコンデンサ37で接続される。一方、検波信号出力端子24と検波信号入力端子25bとは0.01 μ F程度のローカットコンデンサ37で接続される。さらに、検波信号出力端子24は100pF程度のコンデンサ34を介して接地される。

【0017】FM受信時においては、コンデンサ34は前段(検波回路)の出力インピーダンスとでカットオフ周波数が300kHz程度のローパスフィルタを構成する。

【0018】このローパスフィルタによりFM検波信号の中間周波(10.7MHz)成分やその高調波成分をカットする。このFM検波信号はカップリングコンデンサ36を介して検波出力入力端子25aに入力される。ここで、端子25a(デコーダ12)の入力インピーダンスは可変抵抗回路17により高く(数十k Ω)に設定されているためカップリングコンデンサ37の透過周波数は極めて低く図2の(25a)に示すような周波数特性となる。また、検波信号入力端子25bには、ローカットコンデンサ38により、メインチャンネルの信号がカットされたFM検波信号が入力される。この周波数特性を図2の(25b)に示す。またスイッチ回路18は位相検波器18側に接続されている。これにより、19kHzのパイロット信号が音声信号の影響を受けにくくなり位相検波回路13に入力される。

【0019】一方、AM受信時においては、スイッチ回路18が接地側に切り換わるためコンデンサ38および端子24の出力インピーダンスでローパスフィルタが構成される。このローパスフィルタによりビートノイズなどの高音域がカットされる。

【0020】また、このとき可変抵抗回路17が低抵抗側(数100 Ω ~数k Ω)に切り換わるため、この可変抵抗回路17とカップリングコンデンサ37とで構成されるハイパスフィルタのカットオフが高くなり、音声信号の低音域がカットされる。これらローパスフィルタ、ハイパスフィルタによりデコーダ12に入力されるAM検波信号(音声信号)は、図3に示すような周波数特性となる。なお、AM受信時にはデコーダ12は単なるアンプとして動作する。

【0021】図4に同FM/AMチューナICの可変抵抗回路17およびスイッチ回路18の具体的な回路例を示す。可変抵抗回路17は図示のように、高抵抗17bと低抵抗17dとを並列に接続し、低抵抗17dをアナログスイッチ17aにより開閉可能にしており、さらにバッファトランジスタ17cを介してデコーダ12に接

続している。アナログスイッチ17aは2個のバイポーラトランジスタのコレクタ、エミッタを相互に接続した構造になっている。アナログスイッチ17aはベースに“H”信号が入力されたときオンし、低抵抗17dが回路中に接続されて入力インピーダンスが低くなる。

【0022】また、スイッチ回路18は、検波信号入力端子24bと大地との間にアナログスイッチ18aと抵抗18bとを並列に接続し、さらに検波信号入力端子24bとPLL系(位相検波回路13)とをバッファトランジスタ18cで接続した構成になっている。アナログスイッチ18aがオフしているときは入力インピーダンスはほぼ抵抗18bの値になっており、このインピーダンスとローカットコンデンサ38とでハイパスフィルタを構成する。一方AM受信時にアナログスイッチ18aがオンされると検波信号入力端子24bが接地される。コンデンサ38は前段の出力インピーダンスとでローパスフィルタを構成することになる。検波信号入力端子24bが設置されるため、PLL系への信号の入力が遮断される。

【0023】なお、アナログスイッチ17aおよび18a、さらに、他のスイッチ回路は単一のAM/FM切換信号により同期して動作するものとする。

【0024】

【発明の効果】以上のようにこの発明によれば、IC化されたFM、AM受信回路でICのピン数を少なくすることができるとともに、外付けする部品の数を少なくすることが可能になる。

【図面の簡単な説明】

【図1】この発明の実施例であるFM/AMチューナICを示す図

【図2】同FM/AMチューナICの検波信号入力端子の周波数特性を示す図

【図3】同FM/AMチューナICの検波信号入力端子の周波数特性を示す図

【図4】同FM/AMチューナICの具体的な回路を示す図

【図5】従来のFM/AMチューナICを示す図

【符号の説明】

17-可変抵抗回路

18-スイッチ回路

24-検波信号出力端子

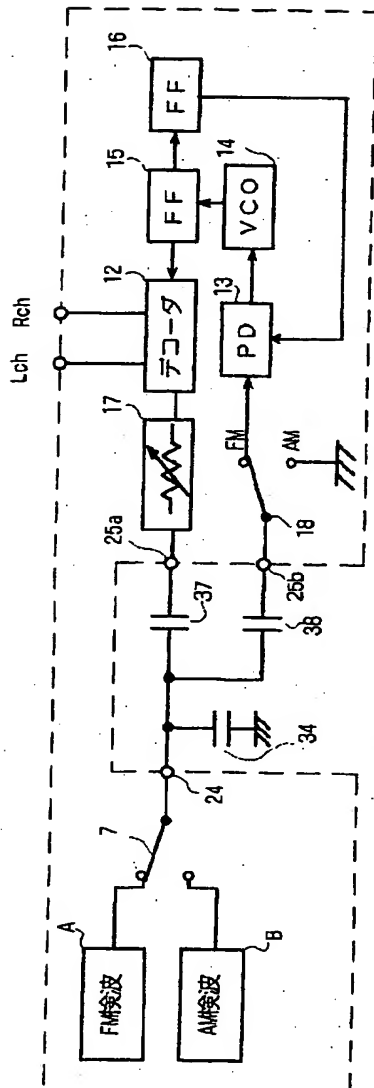
25a、25b-検波信号入力端子

34-高周波成分カット用コンデンサ

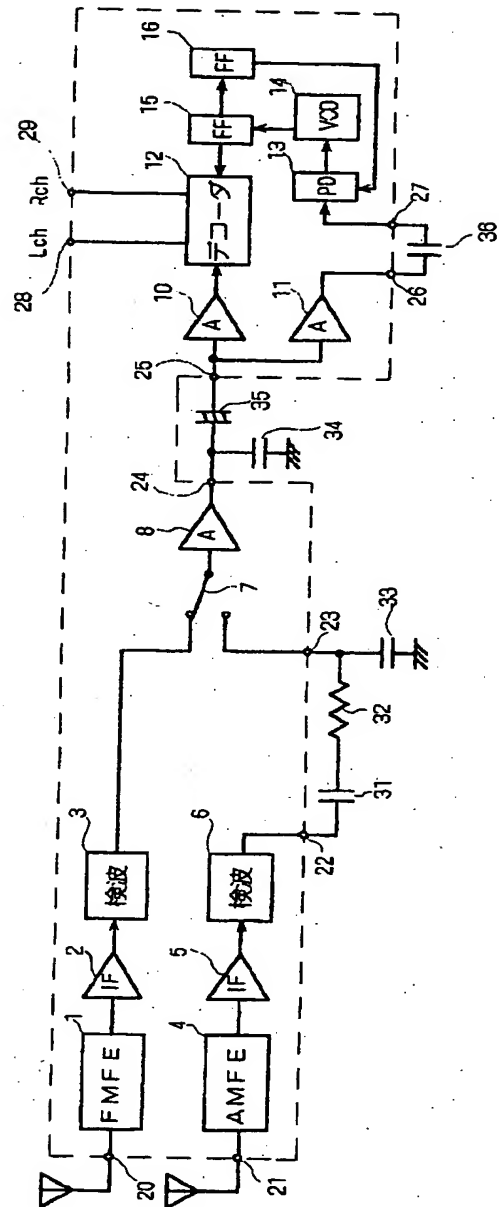
36-カップリングコンデンサ

37-ローカット用コンデンサ

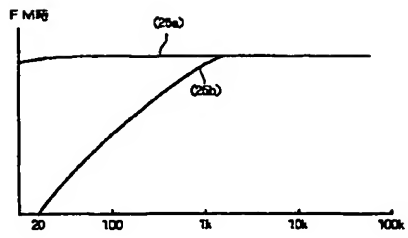
【図1】



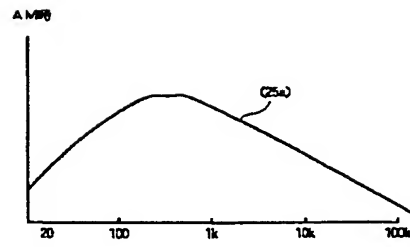
【図5】



【図2】



【図3】



[illegible]

THIS PAGE BLANK (USPTO)